

(11)Publication number : 07-104246

(43)Date of publication of application : 21.04.1995

(51)Int.Cl.

G02F 1/133  
G02F 1/1343  
G02F 1/136  
G09G 3/36

(21)Application number : 05-268352

(71)Applicant : SONY CORP

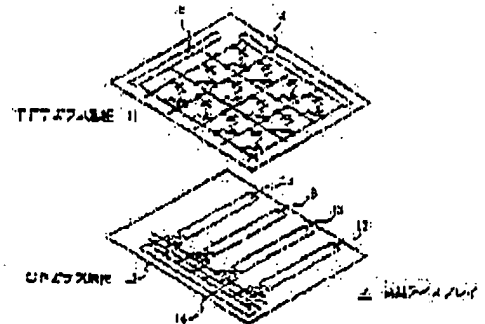
(22)Date of filing : 30.09.1993

(72)Inventor : SATO AKIHIRO

**(54) LIQUID CRYSTAL DISPLAY DEVICE****(57)Abstract:**

**PURPOSE:** To realize an active matrix driving system liquid crystal display device whose power consumption is little.

**CONSTITUTION:** A counter electrode 13 opposed to a transparence electrode 12 on which a signal potential is given is independently and separately provided on each gate line, and the potential impressed on the counter electrode 13 can be independently controlled by each gate line. Thus, the adequate potential can be always supplied between the transparence electrode 12 and the counter electrode 13 regardless of the position of a line on a screen and a time when the polarity of the signal potential is inverted. As a result, a system power source voltage which must be excessively set by the amount of the fluctuation of the signal potential in the danger of being caused when the polarity of the signal potential is inverted, but now it can be lowered. Thus, the power consumption can be made less than conventional device.

**\* NOTICES \***

JPO and INPI are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

**CLAIMS****[Claim(s)]**

**[Claim 1]** The 1st transparent substrate that intersects perpendicularly mutually and that many thin film transistors for pixel selection are arranged at crossing parts of a signal line of a book, and a gate line, respectively, and comes to connect a transparent electrode to a source electrode of the thin film transistor concerned, respectively. Have a liquid crystal layer and the 2nd transparent substrate that holds the above-mentioned liquid crystal layer from both sides with the 1st transparent substrate of the above, and the 2nd transparent substrate of the above, A liquid crystal display characterized by a thing which has been arranged in an extending direction of the above-mentioned gate line at the \*\*\*\*\* above-mentioned

transparent electrode and a position which counters, and which have many counterelectrodes of a book and controls independently the potential concerned impressed to each counterelectrode of a book.  
[ much ]

[Claim 2]As opposed to a transparent electrode by which the 2nd transparent substrate of the above was connected to the above-mentioned gate line, and each counterelectrode which makes a pair, The liquid crystal display according to claim 1 having an opposite voltage generating means which continues impressing same electric potential between fixed time from a write-in start of signal potential irrespective of an inversion cycle of signal potential impressed to the above-mentioned signal line formed on a transparent substrate of the above 1st.

[Claim 3]As opposed to the other end of a charge storage means to which the 1st transparent substrate of the above was located in a line on the same gate line among charge storage means to which one end was connected at a connecting middle point of the above-mentioned thin film transistor and the above-mentioned transparent electrode, The liquid crystal display according to claim 1 or 2 having a voltage generating means which continues impressing same electric potential between fixed time from a write-in start of signal potential irrespective of an inversion cycle of signal potential impressed to the above-mentioned signal line.

---

[Translation done.]

\* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Table of Contents]This invention is explained in order of the following.

Art of the Field of the Invention former (drawing 11-14)

Object of the Invention (drawing 13 and drawing 14)

The means for solving a technical problem (drawing 1)

Operation (drawing 4)

Example (drawing 1 - drawing 10)

(1) The 1st example (drawing 1 - drawing 4)

(2) The 2nd example (drawing 5 - drawing 8)

(3) Other examples (drawing 9 and drawing 10)

EFFECT OF THE INVENTION[0002]

[Industrial Application]Especially this invention is applied to the liquid crystal display driven with an active-matrix-driven method about a liquid crystal display, and is preferred.

[0003]

[Description of the Prior Art]Conventionally, in the case of a character representation, graphical display, and video presentation, this kind of LCD device is used widely. This LCD device is constituted by the switching element and signal storing element which were provided for every pixel, and is divided roughly into two kinds according to the kind of switching element. One uses the nonlinear element of two terminals as a switching element, and one uses 3 terminal elements, such as a field effect transistor, as a switching element.

[0004]The principle of operation of the LCD device which uses a switching element as a field effect transistor here is explained using drawing 11 and drawing 12. Generally, LCD device 1 is formed by making TFT glass substrate 2 in which the thin film transistor was formed in the glass substrate surface, and CF glass substrate in which the light filter was formed in the glass substrate surface meet on both sides of a

liquid crystal, as shown in drawing 11.

[0005] Among these, on TFT glass substrate 2, as shown in drawing 12, the scanning electrode driving circuit 4 and the signal electrode driving circuit 5 are formed, and liquid crystal display element LC corresponding to each pixel is driven. That is, the scanning electrode driving circuit 4 makes switch-on all the field effect transistors 7 which give high tension to one of two or more gate lines 6 corresponding to each scanning line, and are located on the gate line 6 temporarily. On the other hand, the signal electrode driving circuit 5 supplies a picture signal to accumulation capacitor CS connected in parallel to liquid crystal display element LC and liquid crystal display element LC via the signal line 8 extended perpendicularly.

[0006] And it is made as [excite / by difference voltage  $\Delta V (= V_{sig} - V_{COM})$  of the voltage  $V_{sig}$  of the picture signal supplied to liquid crystal display element LC and accumulation capacitor CS, and the voltage  $V_{COM}$  impressed to an opposite common electrode / liquid crystal display element LC]. Accumulation capacitor CS is made here as [raise / hold liquid crystal display element LC to an excitation state to the next field, and / with the supplied picture signal, / contrast].

[0007] On the CF glass substrate 3, it is common that the counterelectrode 9 which has the area of display screen size is used. When a relation with the voltage  $V_{COM}$ , gate voltage  $V_G$ , and the picture signal  $V_{sig}$  which are impressed to the opposite common electrode 8 at this time is illustrated, it comes to be shown in drawing 13 and drawing 14. As shown also in a figure, 2 passage of the method of always impressing fixed voltage to the opposite common electrode 8, and the method of reversing voltage for every constant period is in the drive method of LCD device 1.

[0008]

[Problem(s) to be Solved by the Invention] However, when the fixed voltage  $V_{COM}$  is always impressed to an opposite common electrode (that is, voltage  $V_{CS}$  impressed to the end of the electrode of accumulation capacitor CS fixed ( $V_{COM}$ ), and) Or when the end of the electrode of accumulation capacitor CS is connected to the gate line 6 of the preceding paragraph, as it is shown in drawing 13, it is 13.5 as gate voltage  $V_G$ . [V] It is above needed and the power supply voltage  $HVDD$  for a level drive is 10.5. [V] It is above required and \*\*\*\*\*. In addition, it is 12 also as a video signal driving power supply for polarity reversals. [V] It is above required and \*\*\*\*\*.

[0009] As it is shown in drawing 14 also when similarly reversing the voltage  $V_{COM}$  impressed to an opposite common electrode for every constant period (namely, when voltage  $V_{CS}$  impressed to the end of accumulation capacitor CS is reversed), gate voltage  $V_G$  and the power supply voltage  $HVDD$  are 13.5, respectively. [V] And 10.5 [V] It is needed above. Thus, it is 10 as a system power system. [V] The problem which the above voltage is needed and cannot carry out a low voltage drive by the conventional method is \*\*\*\*\*.

[0010] In reversing the voltage  $V_{COM}$  impressed to the opposite common electrode 9 the whole field period, The problem which a difference produces on the conditions of the voltage impressed between the pixel located in the upper part of a screen (namely, head position of the field) and the pixel located in a bottom of screen (namely, end position of the field), and a difference produces in image quality is \*\*\*\*\*.

[0011] Namely, the polarity reversals of the voltage  $V_{COM}$  are interlocked with immediately after writing pixel potentials in the pixel located in a bottom of screen to the same voltage being impressed to the pixel of the upper part of a screen during 1 field period, and voltage changes suddenly from high potential from low voltage to low voltage or high potential. For this reason, when especially the voltage  $V_{COM}$  shifts from high potential to low voltage, the voltage  $V_{GS}$  between gate sauce is abbreviation-1. [V] the above -- the problem which intermediary leakage current increases and a luminescent spot produces -- \*\*\*\*\*.

[0012] This is also the same as when switching the voltage  $V_{COM}$  impressed to an opposite common electrode for every horizontal scanning period. Since the difference of the impressed electromotive force impressed to each pixel in these cases is large, A possibility that a domain (for example, phenomenon which becomes gray in spite of being a pixel which should be black essentially) may occur in a bottom of screen by reverse tilt at the time of 1 field-period reversal of  $V_{COM}$ , and may occur on the whole screen at the time of 1 horizontal-cycle reversal of  $V_{COM}$  is also \*\*\*\*\*.

[0013] This invention was made in consideration of the above point, and tends to propose the low-power-consumption type LCD device whose low voltage drive is possible as compared with the former.

[0014]

[Means for Solving the Problem] In [in order to solve this SUBJECT] this invention, The thin film transistor 7 for pixel selection is arranged at crossing parts of a signal line of an a large number book and a gate line which intersect perpendicularly mutually, respectively. The 1st transparent substrate 11 that comes to connect a transparent electrode (ITO) to a source electrode of the thin film transistor 7

concerned, respectively. Form liquid crystal layer LC and the 2nd transparent substrate 12 that holds liquid crystal layer LC from both sides with the 1st transparent substrate 11, and the 2nd transparent substrate 12. It has a \*\*\*\*\* transparent electrode and a counterelectrode (ITO) of an a large number book arranged at a position which counters in an extending direction of a gate line, and the potential VCOM concerned (n) impressed to each counterelectrode (ITO) of a book is controlled independently. [ much ]

[0015]

[Function]The whole gate line, it dissociates independently, the transparent electrode (ITO) in which signal potential is given, and the counterelectrode (ITO) which counters are provided, and it enables it to control independently the potential impressed to the counterelectrode (ITO) concerned the whole gate line. It cannot depend by this at the polarity-reversals stage of the position of a gate line, or signal potential on a screen, but potential suitable between a transparent electrode and a counterelectrode can be supplied. As a result, a possibility of changing the pixel potentials connected to the gate line of the upper part of a screen or the lower part by signal potential and the polarity reversals of VCOM can be abolished. Therefore, it can be required in order to compensate a changed part of these potential, and a part for \*\*\*\*\* voltage can be removed from driver voltage, and power supply voltage of the part and a system system can be made low.

[0016]

[Example]About a drawing, one example of this invention is explained in full detail below.

[0017](1) In the 1st example drawing\_1, 10 shows the outline composition of an LCD device as a whole, and form the CF glass substrate 12 in TFT glass substrate 11 by making a liquid crystal layer (not shown) meet. In the case of this example, TFT glass substrate 11 and the CF glass substrate 12 are formed as shown in drawing\_2 and drawing\_3, respectively.

[0018]In the case of this TFT glass substrate 11, the end of accumulation capacitor CS is connected to the gate line 6 in front of one line, respectively. This continues at the whole period except just before signal writing at the end of accumulation capacitor CS, and it is always about 0. [V] It is made as [ impress / fixed voltage ]. It is a time of the gate line 6 in front of one line being chosen to the line which is a write-in object of the picture signal Vsig that high potential is impressed to the end of accumulation capacitor CS here.

[0019]The power supplies VVSS and VVDD for vertical drives and clock VCK1, and VCK2 are supplied to the scanning electrode driving circuit 4. The start signal VST is supplied to the scanning electrode driving circuit 4 so that gate voltage VG of the high potential impressed to the gate line 6 of the 1st line may be in agreement with each field period.

[0020]Similarly Power supply [ for a level drive in the signal electrode driving circuit 5 ] HVSS and HVDD, and clock HCK1, HCK2 is supplied, respectively and it is made as [ supply / so that the head of the picture signal Vsig given to a signal line may be in agreement at the start period of a horizontal scanning cycle / start signal HST ]. The three-primary-colors signals VsigR, VsigG, and VsigB are inputted into the signal electrode driving circuit 5, and it is made in it as [ output / to a signal line / the picture signal Vsig according to these primary signals ]. Incidentally the polarity of the picture signal Vsig is reversed for every field period or horizontal cycle.

[0021]On the other hand, the counterelectrode 13 which counters a gate line and the couple 1 is separated and formed in the gate line and the position which counters at the CF glass substrate 12. The electrode 13 for these each sets is made as [ drive / , respectively / CK1, VCOM, the clock VCOM, CK2 besides the power supplies VVSS and VVDD for vertical drives and start signal VCOM, and ST / by the counterelectrode drive circuit 14 given, respectively / independently ]. Namely, the counterelectrode drive circuit 14 controls either one of a P channel TFT transistor or an N channel TFT transistor by the potential inversion signals VCOM and SW to an active state. It is made as [ impress / by the counterelectrode 13 / by making either the high potential VCOM and H or low voltage VCOM and L into the counter electrode voltage VCOM ].

[0022]As shown in drawing\_4, the counter electrode voltage VCOM impressed to the counterelectrode 13 at this time is 1 field period, and is high potential (about 6). [V]Low voltage (about 0) [V]It is made as [ repeat / by turns ]. That is, drawing\_4 shows the pixel signal Vsig in case CS is connected with the preceding paragraph gate, and the relation of the counterelectrode VCOM.

[0023]The counter electrode voltage VCOM rises from from to high potential, just before writing in the picture signal Vsig of negative polarity, and it maintains the potential of \*\*\*\*\* during the about 1 field of a just before [ the start of the next writing ]. On the other hand, the picture signal Vsig of straight polarity is written in, and it falls from just before to low voltage, and is made as [ maintain / during the about 1 field of a just before / the following write-in start / the potential of \*\*\*\*\* ].

[0024] In the above composition, the writing operation of the picture signal  $V_{sig}$  to accumulation capacitor CS connected to each gate line 6 and the relation of each system power voltage in that case are explained. The opposite voltage VCOM which is impressed to the opposite common electrode 13 which counters each gate line 6 in the case of this LCD device 10 can be impressed independently, respectively. Regardless of the inversion cycle (in the case of this example 1 field) of the picture signal  $V_{sig}$ , the same voltage condition is maintainable during 1 field period from the write-in start of the picture signal  $V_{sig}$  to each gate line 6.

[0025] For this reason, by the gate line 6 near a bottom of screen (namely, termination of the field) \*\*\*\*\*, Without the opposite voltage VCOM changing suddenly from low voltage to high potential (from high potential to or low voltage) immediately after the writing of the picture signal  $V_{sig}$  like before, the pixel potentials (namely, source potential) accumulated in accumulation capacitor CS follow, and are not changed. As a result, a possibility that a luminescent spot may occur also in the pixel on the line located near the termination of the head of the field or the field can be avoided effectively, and image quality can be raised much more.

[0026] When there is no possibility of changing the pixel potentials (namely, source potential) accumulated in accumulation capacitor CS in this way, the voltage range of the opposite voltage VCOM is also about 0. [V] From the neighborhood to 6 [V] It can be set as a grade and a low voltage range. As a result, the voltage of gate voltage VG needed for controlling a field effect transistor to an active state is also 8. [V] It can hold down to a grade and the fluctuation range of the picture signal  $V_{sig}$  is also 5. [V] It can suppress less than and LCD device 10 can be driven by the system power of low voltage as compared with the former.

[0027] By switching counter electrode potential according to each gate line corresponding to a scanning line with a field period irrespective of the inversion cycle of signal wire potential this year when the potential of the counterelectrode VCOM is controlled in that case according to the above composition, LCD device 10 with little power consumption which operates with low system power voltage as compared with the former is easily realizable.

[0028] Thereby, generating of the unnecessary luminescent spot in the upper part of a screen or the lower part can be lost. Furthermore domain generating by reverse tilt can also be avoided effectively, and image quality can be raised much more as compared with the former.

[0029] (2) The example of the 2nd \*\*\*\*\* explains LCD device 20 which replaced with TFT glass substrate 11 used in the previous example, and combined TFT glass substrate 21 with the CF glass substrate 12 using drawing 5. The section structure of this LCD device 20 is shown in drawing 6. On the glass substrate 12A and 21A, a conducting film, an insulator layer, and a polysilicon film are laminated, and the CF glass substrate 12 and TFT glass substrate 21 are formed, respectively. Among these, the light filter 12C surrounded with the black mask 12B is laminated by the inner surface of the glass substrate 12A, and the transparent electrode (ITO) 12E covered by the polyimide film 12D is further formed on the field.

[0030] The field effect transistor 7 by which the gate electrode 21D was formed on both sides of the gate dielectric film 21C on the polysilicon thin film 21B, and accumulation transistor CS in which the CS electrode 21F was formed on both sides of the insulator layer 21E are formed in the inner surface of the glass substrate 21A, respectively. The aluminum electrode 21G is formed in the drain area of the field effect transistor 7 here, and the upper part of the gate electrode 21D is covered with the interlayer insulation film 21H. On the other hand, it is covered also with the upper part of accumulation capacitor CS with the interlayer insulation film 21H.

[0031] The transparent electrode (ITO) 21J is laminated by the upper part of these elements on both sides of the interlayer insulation film 21I, and the silicon nitride film 21K is laminated so that the circumference which is this transparent electrode (ITO) 21J may be covered. And these surfaces are protected by the polyimide film 21L.

[0032] In the case of this example, the CS line 22 only for [ CS / accumulation capacitor ] electric supply is established in TFT glass substrate 21 which has such section structure, and it is made as [ drive / by CS line drive circuit 23 / the potential given to this CS line 22 ].

[0033] The CS line drive circuit 23 operates synchronizing with the counterelectrode drive circuit 13 currently formed in the CF glass substrate 11 side, and is made here as [ impress / to the end of accumulation capacitor CS / the voltage of the counterelectrode 13 and same electric potential ]. Namely, when high potential is given to gate voltage VG which chooses eye n line and the picture signal  $V_{sig}$  of negative polarity is given to the signal line 8 in that case, When the picture signal  $V_{sig}$  of straight polarity is given to the signal line 8 to giving the voltage VCOM and H of high potential to the CS line 22 via a P channel type transistor, It is made as [ give / the voltage VCOM and L of low voltage / via an N channel type transistor / the CS line 22 ].

[0034]The potential incidentally impressed to the CS line 22 is switched by the field reverse pulse VFRP inputted into CS line drive circuit 23. The impression of potential to each CS line 22 is switched by the clock VCOM, CK1, VCOM, CK2 and start signal VCOM, and ST.

[0035]In the above composition, the potential relation of the picture signal Vsig when the gate line of eye n line is chosen, and other control pulses (namely, gate pulse VG(n), the counter electrode potential VCOM (n), CS potential VCS) is explained using drawing 7. Drawing 7 is a figure showing the pixel signal Vsig in case CS is connected with VCOM, and the relation of the counterelectrode VCOM.

[0036]The opposite voltage VCOM which is impressed at the opposite common electrode 13 which counters each gate line 6 also in the case of this example is independently controllable, respectively. Regardless of the inversion cycle (in the case of this example 1 field) of the picture signal Vsig, the same voltage condition is maintainable during 1 field period from the write-in start of the picture signal Vsig to each gate line 6.

[0037]Therefore, when the picture signal Vsig of negative polarity is given, It is not based on the position of a gate line, but just before writing in the gate line 6 and giving gate voltage VG of business, the opposite voltages VCOM and H of reverse polarity (namely, high potential), and VCS and H will be given on the \*\*\*\*\* counterelectrode 13 and the CS line 22 between the 1 fields from from. Thus, potential relation can be kept stable until it can continue impressing electronegative potential to a liquid crystal to a counterelectrode and the next writing is started, even after gate voltage VG stands and the writing whose bottom is an intermediary pixel is completed.

[0038]Also when writing in the picture signal Vsig of straight polarity, the same potential relation is realized, and the opposite voltages VCOM and L of reverse polarity (namely, low voltage), and VCS and L are given to the counterelectrode 13 and the CS line 22. Potential relation can be kept stable until it can continue impressing electropositive potential to a liquid crystal to a counterelectrode and the next writing is started, even after gate voltage VG stands by this and the writing whose bottom is an intermediary pixel is completed. When the situation at this time is expressed for every gate line, it comes to be shown in drawing 8.

[0039]As a result, by the gate line 6 near a bottom of screen (namely, termination of the field) \*\*\*\*\* Without the opposite voltage VCOM changing suddenly from low voltage to high potential (from high potential to or low voltage) immediately after the writing of the picture signal Vsig like before, the pixel potentials (namely, source potential) accumulated in accumulation capacitor CS follow, and are not changed.

[0040]By switching counter electrode potential according to each gate line corresponding to a scanning line with a field period irrespective of the inversion cycle of signal wire potential this year when the potential of the counterelectrode VCOM is controlled in that case according to the above composition, LCD device 20 with little power consumption which operates with low system power voltage as compared with the former is easily realizable.

[0041]Thereby, generating of the unnecessary luminescent spot in the upper part of a screen or the lower part can be lost. Furthermore domain generating by reverse tilt can also be avoided effectively, and image quality can be raised much more as compared with the former.

[0042](3) In other examples, in addition above-mentioned examples, as shown in drawing 8 (K), described the case where the polarity of the signal potential of the picture signal Vsig was reversed the whole field period, but. This invention can be widely applied, not only this but when making every 1 horizontal scanning cycle (1H) reverse polarity as shown in drawing 9. When the opposite voltage VCOM, gate voltage VG, and the picture signal Vsig which are incidentally impressed to each gate line at this time are illustrated, it comes to be shown in drawing 10.

[0043]Although the polarity of the picture signal Vsig will be reversed by the gate line of eye n line, and the gate line of the n+1st line at this time, the same potential will be impressed after the writing to a pixel is started also in this case until 1 field period passes. As a result, the small LCD device of power consumption is realizable like the case of an above-mentioned example.

[0044]

[Effect of the Invention]The whole gate line, it dissociates independently, the transparent electrode in which signal potential is given, and the counterelectrode which counters are provided, and it enables it to control independently the potential impressed to the counterelectrode concerned the whole gate line as mentioned above according to this invention. it cannot depend by this at the polarity-reversals stage of the position of a gate line, or signal potential on a screen, but potential suitable between a transparent electrode and a counterelectrode can be supplied, and system power voltage which did not become if a changed part of the potential by the polarity reversals of signal potential was seen and exceeded and not

having been set up more greatly can be made low. As a result, as compared with the former, a liquid crystal display with less power consumption is realizable.

---

[Translation done.]

**\* NOTICES \***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

[Brief Description of the Drawings]

[Drawing 1] It is an approximate line perspective view showing the outline composition of the LCD device by this invention.

[Drawing 2] It is a connection diagram showing a TFT glass substrate.

[Drawing 3] It is a connection diagram showing CF glass substrate.

[Drawing 4] It is a signal waveform diagram with which explanation of the potential relation of each driving signal is presented.

[Drawing 5] It is a connection diagram showing a TFT glass substrate.

[Drawing 6] It is a sectional view showing the section structure of an LCD device.

[Drawing 7] It is a signal waveform diagram with which explanation of the potential relation of each driving signal is presented.

[Drawing 8] It is a signal waveform diagram showing the phase relation of the driving signal impressed for every line.

[Drawing 9] It is a signal waveform diagram with which explanation of the potential relation of each driving signal is presented.

[Drawing 10] It is a signal waveform diagram with which explanation of the potential relation of each driving signal is presented.

[Drawing 11] It is an approximate line perspective view showing the conventional LCD device.

[Drawing 12] It is a connection diagram showing a TFT glass substrate.

[Drawing 13] It is a signal waveform diagram showing the driving signal in the case of setting opposite voltage constant.

[Drawing 14] It is a signal waveform diagram showing the driving signal in the case of reversing the polarity of opposite voltage for every given period.

[Description of Notations]

1, 10, 20 [ ... A scanning electrode driving circuit, 5 / ... A signal electrode driving circuit, 9, 13 / ... A counterelectrode, 14 / ... A counterelectrode drive circuit 23 / ... GS line drive circuit. ] ... An LCD device, 2, 11, 21 ... A TFT glass substrate, 3, 12 ... CF glass substrate, 4

---

[Translation done.]

**\* NOTICES \***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

# DRAWINGS

[Drawing 1]

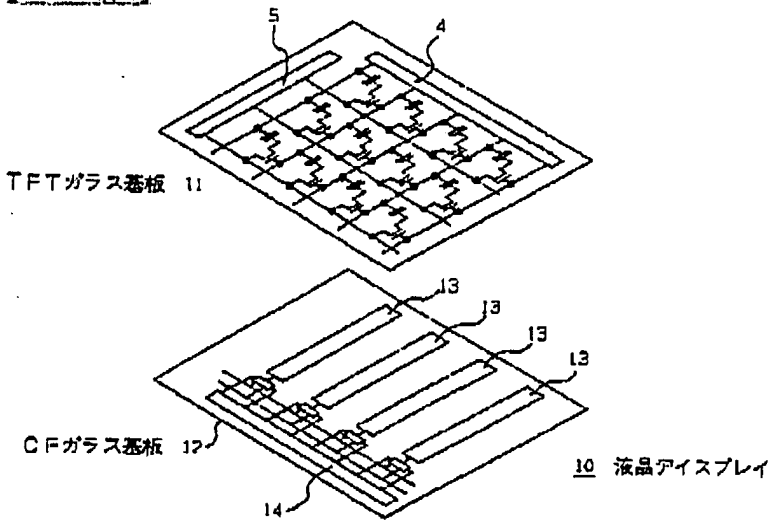


図1 液晶ディスプレイの構成

[Drawing 4]

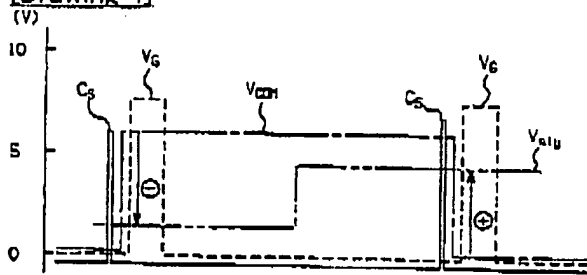


図4 画素信号 $V_{sig}$ と対向電極 $V_{com}$ の関係 (1)

[Drawing 7]

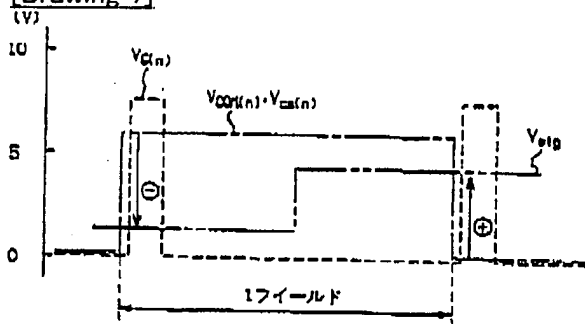


図7 画素信号 $V_{sig}$ と対向電極 $V_{com}$ の関係 (2)

[Drawing 13]



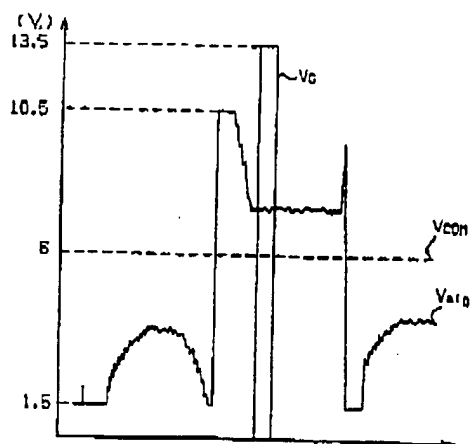


図13 画素信号 $V_{sig}$ と対向電極 $V_{com}$ の関係(4)

[Drawing 2]

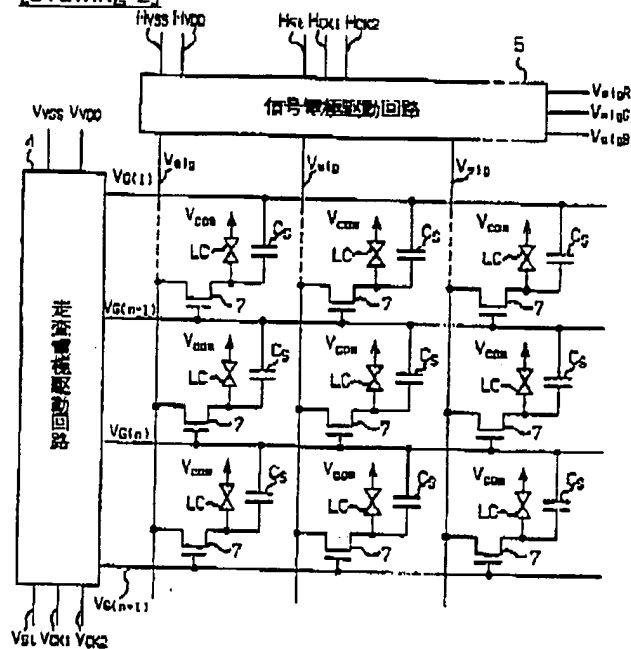


図2 TFTガラス基板

[Drawing 3]

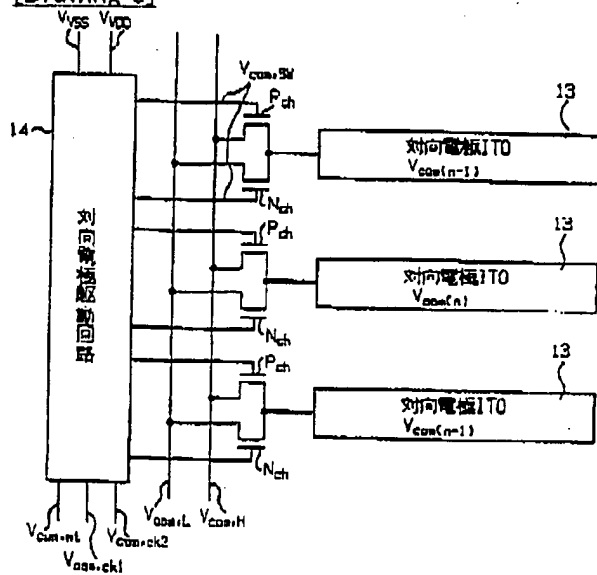


図3 CFガラス基板

[Drawing 5]

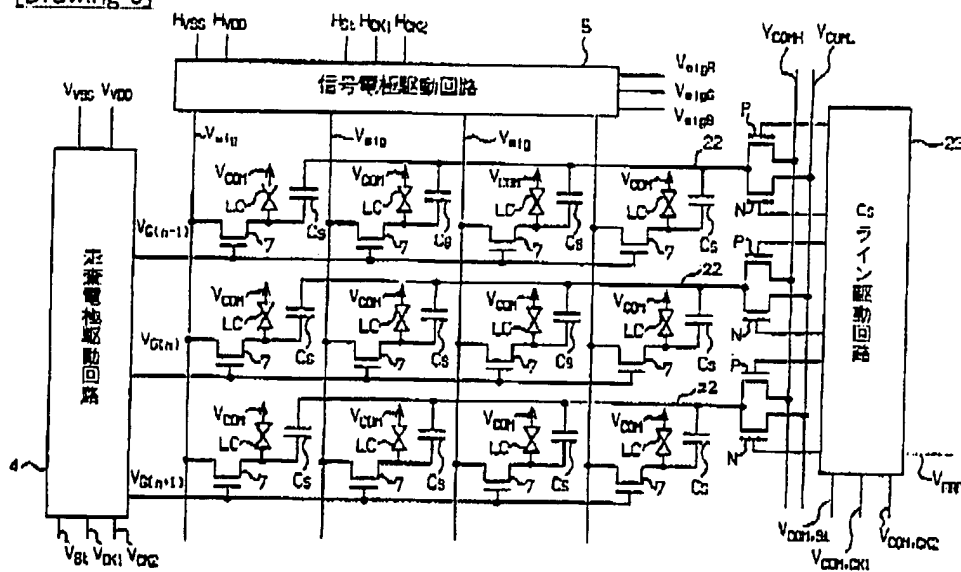


図5 TFTガラス基板

21

[Drawing 6]

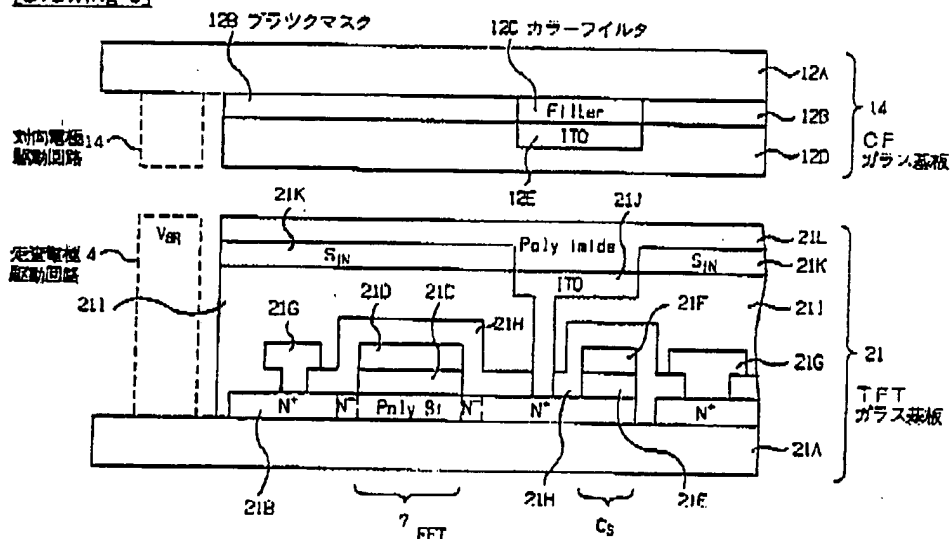


図6 液晶ディスプレイの断面構造

[Drawing 8].

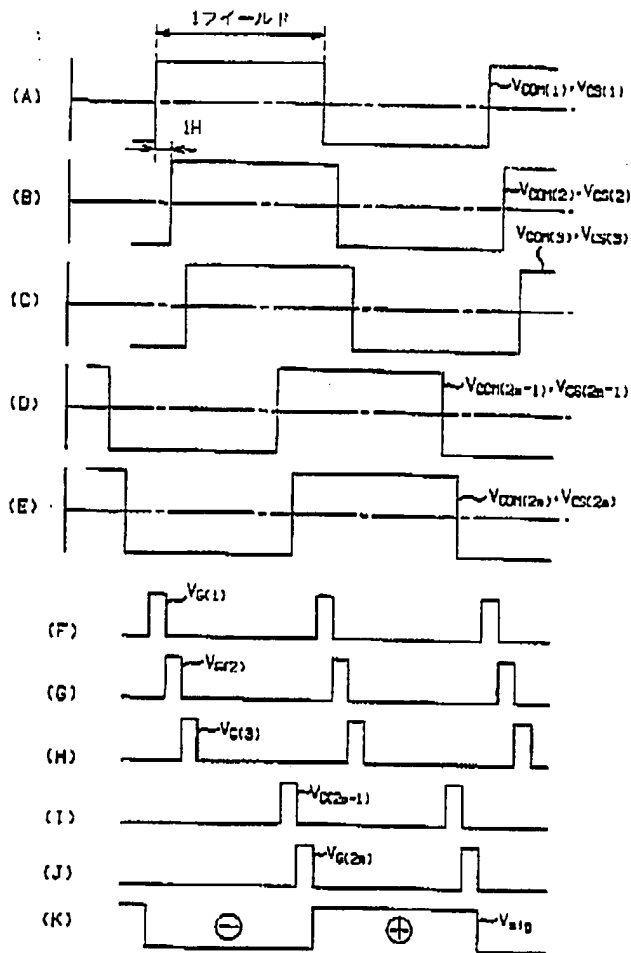


図8 駆動信号(1)

[Drawing 9]

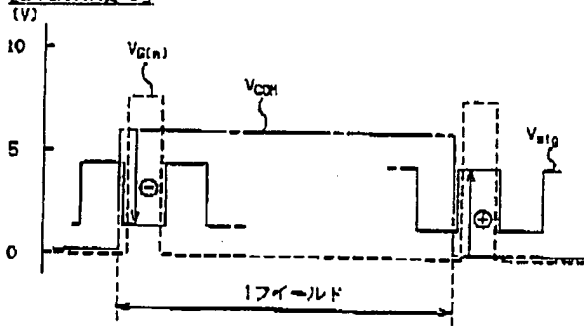
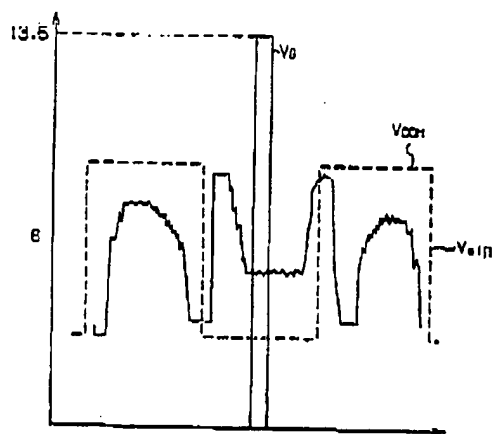


図9 駆動信号V&lt;sub&gt;sig&lt;/sub&gt;と対向電極V&lt;sub&gt;DCH&lt;/sub&gt;の関係(3)

[Drawing 14]

図14 画素信号 $V_{sig}$ と対向電圧 $V_{con}$ の関係(5)

[Drawing 10]

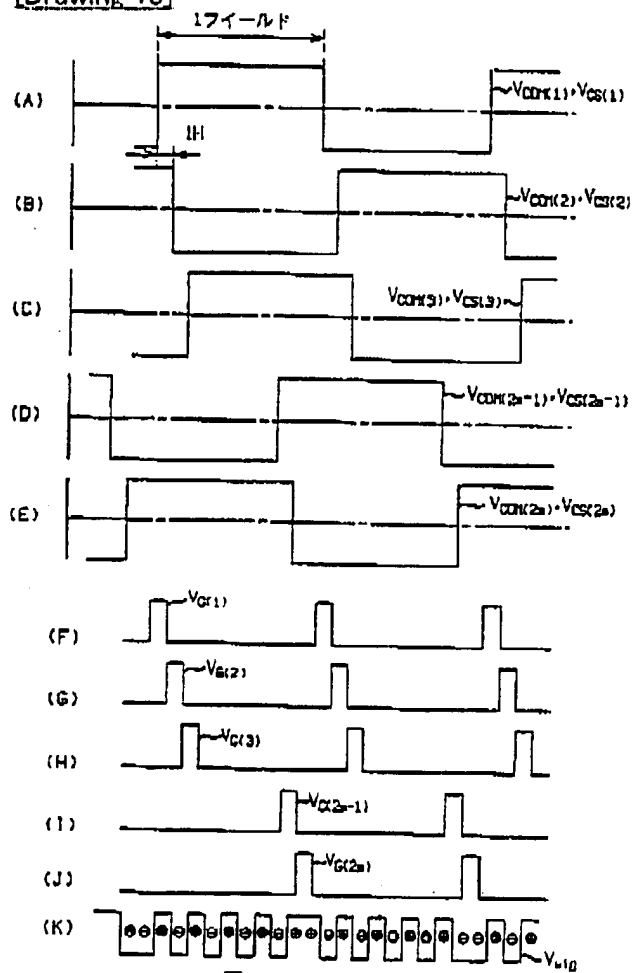


図10 駆動信号(2)

[Drawing 11]

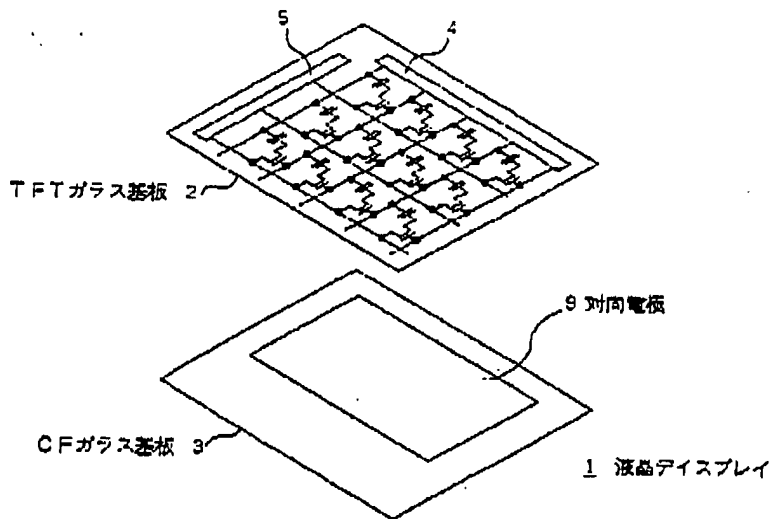


図11 従来の液晶ディスプレイ

[Drawing 12]

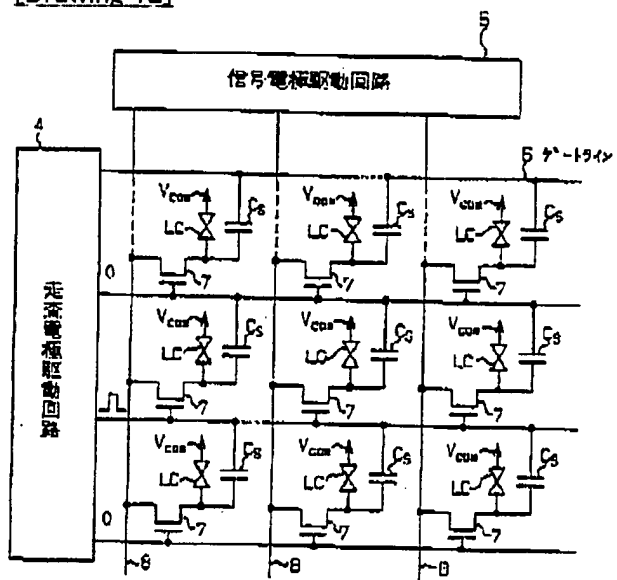


図12 TFTガラス基板

[Translation done.]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-104246

(43) 公開日 平成7年(1995)4月21日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/133	5 5 0			
1/1343				
1/136	5 0 0			
G 0 9 G 3/36				

審査請求 未請求 請求項の数 3 F D (全 9 頁)

(21) 出願番号 特願平5-268352

(22) 出願日 平成5年(1993)9月30日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 佐藤 明洋

東京都品川区北品川6丁目7番35号ソニー

株式会社内

(74) 代理人 弁理士 田辺 恵基

## (54) 【発明の名称】 液晶表示装置

## (57) 【要約】

【目的】 本発明は、消費電力の少ないアクティブマトリクス駆動方式の液晶表示装置を実現する。

【構成】 信号電位が与えられる透明電極と対向する対向電極を各ゲートラインごと独立に分離して設け、当該対向電極に印加される電位を各ゲートラインごと独立に制御できるようにする。これにより画面上におけるラインの位置や信号電荷の極性反転時期によらず透明電極と対向電極間に常に適切な電位を供給することができる。この結果、信号電荷の極性反転時に生じるおそれがあった信号電位の変動分余分に設定しなけりなかつたシステム電源電圧を低くすることができる。これにより消費電力を従来に比して一段と小さくすることができる。

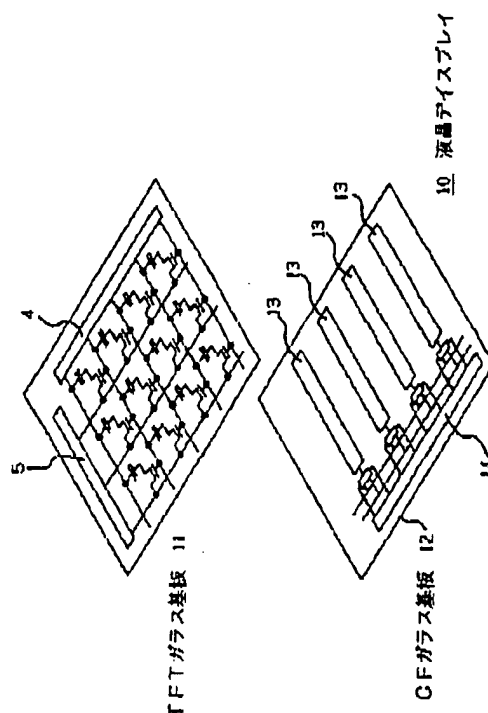


図1 液晶ディスプレイの構成

(2)

特開平7-104246

1

2

## 【特許請求の範囲】

【請求項1】互いに直交する多数本の信号ラインとゲートラインとの交点部分に画素選択用の薄膜トランジスタがそれぞれ配置され、当該薄膜トランジスタのソース電極に透明電極がそれぞれ接続されてなる第1の透明基板と、

液晶層と、

上記液晶層を上記第1の透明基板と共に両側から保持する第2の透明基板とを具え、

上記第2の透明基板は、

上記ゲートラインの延長方向に沿って上記透明電極と対向する位置に配置された多数本の対向電極を有し、当該多数本の対向電極それぞれに印加される電位を独立に制御することを特徴とする液晶表示装置。

【請求項2】上記第2の透明基板は、上記ゲートラインに接続された透明電極と対をなす対向電極それぞれに対し、上記第1の透明基板上に形成された上記信号ラインに印加される信号電位の極性反転周期にかかわらず、信号電位の書き込み開始より一定期間の間同電位を印加し続ける対向電圧発生手段を有することを特徴とする請求項1に記載の液晶表示装置。

【請求項3】上記第1の透明基板は、上記薄膜トランジスタと上記透明電極との接続中点に一端が接続された電荷蓄積手段のうち同一ゲートライン上に並んだ電荷蓄積手段の他端に対し、上記信号ラインに印加される信号電位の極性反転周期にかかわらず、信号電位の書き込み開始より一定期間の間同電位を印加し続ける電圧発生手段を有することを特徴とする請求項1又は請求項2に記載の液晶表示装置。

## 【発明の詳細な説明】

【0001】

【目次】以下の順序で本発明を説明する。

産業上の利用分野

従来の技術（図11～14）

発明が解決しようとする課題（図13及び図14）

課題を解決するための手段（図1）

作用（図4）

実施例（図1～図10）

（1）第1の実施例（図1～図4）

（2）第2の実施例（図5～図8）

（3）他の実施例（図9及び図10）

発明の効果

【0002】

【産業上の利用分野】本発明は液晶表示装置に関し、特にアクティブマトリクス駆動方式によつて駆動される液晶表示装置に適用して好適なものである。

【0003】

【従来の技術】従来、この種の液晶ディスプレイ装置は、文字表示やグラフィック表示、ビデオ表示の場合に広く用いられている。この液晶ディスプレイ装置は各画

素ごとに設けられたスイッチング素子と信号蓄積素子とによつて構成されており、スイッチング素子の種類に応じて2種類に大別される。1つは2端子の非線形素子をスイッチング素子とするものであり、1つは電界効果トランジスタ等の3端子素子をスイッチング素子とするものである。

【0004】ここでスイッチング素子を電界効果トランジスタとする液晶ディスプレイ装置の動作原理を図11及び図12を用いて説明する。一般に液晶ディスプレイ装置1は、図11に示すように、ガラス基板表面に薄膜トランジスタが形成されたTFTガラス基板2とガラス基板表面にカラーフィルタが形成されたCFガラス基板とを液晶を挟んで対面させることにより形成されている。

【0005】このうちTFTガラス基板2上には図12に示すように走査電極駆動回路4及び信号電極駆動回路5が形成されており、各画素に対応する液晶表示素子LCを駆動している。すなわち走査電極駆動回路4は各走査線に対応する複数本のゲートライン6のうちの1本に高電圧を与えてゲートライン6上に位置する全ての電界効果トランジスタ7を一時導通状態にする。一方、信号電極駆動回路5は垂直方向に伸びる信号ライン8を介して液晶表示素子LCと液晶表示素子LCに対して並列に接続された蓄積コンデンサCSに両像信号を供給する。

【0006】そして液晶表示素子LCと蓄積コンデンサCSに供給された両像信号の電圧 $V_{sig}$ と対向共通電極に印加される電圧 $V_{COM}$ との差電圧 $\Delta V (=V_{sig} - V_{COM})$ によつて液晶表示素子LCを励起させるようになっている。ここで蓄積コンデンサCSは供給された画像信号によつて液晶表示素子LCを次のフィールドまで励起状態に保持してコントラストを高めるようになされている。

【0007】またCFガラス基板3上には表示画面大の面積を有する対向電極9が用いられるのが一般的である。このとき対向共通電極8に印加される電圧 $V_{COM}$ とゲート電圧 $V_G$ 及び画像信号 $V_{sig}$ との関係を図示すると、図13及び図14に示すようになる。図からも分かるように液晶ディスプレイ装置1の駆動方法には、対向共通電極8に常に一定の電圧を印加する方法と一定周期ごとに電圧を反転させる方法の2通りある。

【0008】

【発明が解決しようとする課題】ところが対向共通電極に常に一定の電圧 $V_{COM}$ が印加される場合（すなわち蓄積コンデンサCSの電極の一端に印加される電圧 $V_{CS}$ が一定（ $V_{COM}$ ）、又は蓄積コンデンサCSの電極の一端が前段のゲートライン6に接続されている場合）には、図13に示すように、ゲート電圧 $V_G$ として13.5[V]以上必要となり、また水平駆動用の電源電圧 $H_{VDD}$ も10.5[V]以上必要であった。加えて極性反転用のビデオ信号ドライブ電源としても12[V]以上必要であつ

(3)

特開平7-104246

3

4

た。

【0009】同様に、対向共通電極に印加される電圧VCOMを一定周期ごとに反転させる場合（すなわち蓄積コンデンサCSの一端に印加される電圧VCSが反転する場合）にも、図14に示すように、ゲート電圧VGや電源電圧HVDDがそれぞれ13.5[V]及び10.5[V]以上必要とされる。このようにシステム電源系として10[V]以上の電圧が必要とされ、従来の方式では低電圧駆動できない問題があった。

【0010】対向共通電極9に印加される電圧VCOMを1フィールド周期ごと反転する場合には、画面上部（すなわちフィールドの先頭位置）に位置する画素と画面下部（すなわちフィールドの終端位置）に位置する画素との間に印加される電圧の条件に差が生じ、画質に差が生じる問題があった。

【0011】すなわち画面上部の画素には1フィールド期間の間同じ電圧が印加されるのに対し、画面下部に位置する画素には画素電位が書き込まれた直後に電圧VCOMの極性反転に連動して電圧が高電位から低電位に、又は低電位から高電位に急変する。このため特に電圧VCOMが高電位から低電位にシフトする場合には、ゲートソース間電圧VGSが約-1[V]以上になつてリーク電流が増加すると共に、輝点が生じる問題があった。

【0012】これは1水平走査期間ごとに対向共通電極に印加される電圧VCOMを切り換える場合にも同様である。またこれらの場合には、各画素に印加される印加電圧の差が大きいために、VCOMの1フィールド周期反転時にはリバースチルトによつてドメイン（例えば本来黒であるべき画素であるにも係らず灰色になる現象）が画面下部に、VCOMの1水平周期反転時には画面全体に発生するおそれもあった。

【0013】本発明は以上の点を考慮してなされたもので、従来に比して低電圧駆動ができる低消費電力型の液晶ディスプレイ装置を提案しようとするものである。

【0014】

【課題を解決するための手段】かかる課題を解決するため本発明においては、互いに直交する多数本の信号ラインとゲートラインとの交点部分に画素選択用の薄膜トランジスタ7がそれぞれ配置され、当該薄膜トランジスタ7のソース電極に透明電極（ITO）がそれぞれ接続されてなる第1の透明基板11と、液晶層LCと、液晶層LCを第1の透明基板11と共に両側から保持する第2の透明基板12とを設け、第2の透明基板12は、ゲートラインの延長方向に沿つて透明電極と対向する位置に配置された多数本の対向電極（ITO）を有し、当該多数本の対向電極（ITO）それぞれに印加される電位VCOM(n)を独立に制御する。

【0015】

【作用】信号電位が与えられる透明電極（ITO）と対向する対向電極（ITO）を各ゲートラインごと独立に

分離して設け、当該対向電極（ITO）に印加される電位を各ゲートラインごと独立に制御できるようにする。これにより画面上におけるゲートラインの位置や信号電位の極性反転時期によらず透明電極と対向電極間に適切な電位を供給することができる。この結果、画面上部や下部のゲートラインに接続された画素電位が信号電位及びVCOMの極性反転によつて変動するおそれをなくすることができる。従つてこれら電位の変動分を補うために必要であつた電圧分を駆動電圧から除くことができ、その分、システム系の電源電圧を低くすることができる。

【0016】

【実施例】以下図面について、本発明の実施例を詳述する。

【0017】（1）第1の実施例

図1において10は全体として液晶ディスプレイ装置の概略構成を示し、TFTガラス基板11にCFガラス基板12を液晶層（図示せず）を対面させることにより形成されている。この例の場合、TFTガラス基板11及びCFガラス基板12はそれぞれ図2及び図3に示すように形成されている。

【0018】このTFTガラス基板11の場合、蓄積コンデンサCSの一端はそれぞれ1ライン前のゲートライン6に接続されている。これにより蓄積コンデンサCSの一端には信号書き込みの直前を除く全期間に亘り常にほぼ0[V]の一定電圧が印加されるようになされている。ここで蓄積コンデンサCSの一端に高電位が印加されるのは画像信号Vsigの書き込み対象であるラインに対して1ライン前のゲートライン6が選択されているときである。

【0019】走査電極駆動回路4には垂直駆動用の電源VVSS、VDD及びクロックVCK1、VCK2が供給されている。また走査電極駆動回路4には1ライン目のゲートライン6に印加される高電位のゲート電圧VGが各フィールド周期に一致するようにスタート信号VSTが供給されている。

【0020】同様に信号電極駆動回路5には水平駆動用の電源HVSS、HVDD及びクロックHCK1、HCK2がそれぞれ供給されており、信号ラインに与えられる画像信号Vsigの先頭が水平走査周期の開始時期に一致するようにスタート信号HSTが供給されるようになされている。また信号電極駆動回路5には3原色信号VsigR、VsigG、VsigBが入力され、これら原色信号に応じた画像信号Vsigが信号ラインに出力されるようになされている。因に画像信号Vsigの極性はフィールド周期又は水平周期ごとに反転される。

【0021】一方、CFガラス基板12にはゲートラインと対向する位置にゲートラインと一対一に対向する対向電極13が分離独立して形成されている。これら各対向電極13は、垂直駆動用の電源VVSS、VDDの他、クロックVCOM、CK1、VCOM、CK2及びスタート信号VCO



(4)

特開平7-104246

5

6

M, STがそれぞれ与えられる対向電極駆動回路14によつてそれぞれ独立に駆動されるようになされている。すなわち対向電極駆動回路14は電位反転信号VCOM, SWによつてPチャネルTFTトランジスタ又はNチャネルTFTトランジスタのいずれか一方を能動状態に制御し、高電位VCOM, H又は低電位VCOM, Lの一方を対向電極電圧VCOMとして対向電極13に印加するようになされている。

【0022】このとき対向電極13に印加される対向電極電圧VCOMは、図4に示すように、1フィールド周期で高電位(約6[V])と低電位(約0[V])が交互に繰り返すようになされている。すなわち図4はCSが前段ゲートと接続されている場合の画素信号Vsigと対向電極VCOMの関係を示している。

【0023】対向電極電圧VCOMは負極性の画素信号Vsigを書き込む直前から高電位に立ち上がり、次の書き込みの開始の直前までのほぼ1フィールドの期間に亘つてその電位を維持する。これに対して正極性の画素信号Vsigを書き込む直前から低電位に立ち下がり、次の書き込み開始の直前までのほぼ1フィールドの期間に亘つてその電位を維持するようになされている。

【0024】以上の構成において、各ゲートライン6に接続された蓄積コンデンサCSへの画素信号Vsigの書き込み動作と、その際における各システム電源電圧の関係を説明する。この液晶ディスプレイ装置10の場合、各ゲートライン6に対向する対向共通電極13に印加される対向電圧VCOMをそれぞれ別々に印加することができ、画素信号Vsigの極性反転周期(この例の場合1フィールド)に関係なく各ゲートライン6への画素信号Vsigの書き込み開始から1フィールド期間の間同じ電圧状態を維持することができる。

【0025】このため画面下部(すなわちフィールドの終端)付近のゲートライン6であつても、従来のように画素信号Vsigの書き込み直後に対向電圧VCOMが低電位から高電位(又は高電位から低電位)に急変することなく蓄積コンデンサCSに蓄積されている画素電位(すなわちソース電位)が追従して変動することもない。この結果、フィールドの先頭やフィールドの終端付近に位置するライン上の画素においても輝点が発生するおそれを有効に回避することができ、画質を一段と向上させることができる。

【0026】またこのように蓄積コンデンサCSに蓄積されている画素電位(すなわちソース電位)が変動するおそれがないことにより、対向電圧VCOMの電圧範囲もほぼ0[V]付近から6[V]程度と低い電圧範囲に設定することができる。この結果、電界効果トランジスタを能動状態に制御するのに必要とされるゲート電圧VGの電圧も8[V]程度に抑えることができ、また画素信号Vsigの変動範囲も5[V]以内に抑えることができ、従来に比して低い電圧のシステム電源によつて液晶

ディスプレイ装置10を駆動することができる。

【0027】以上の構成によれば、走査線に対応する各ゲートライン別に対向電極VCOMの電位を制御することし、その際、信号線電位の極性反転周期に係わらず対向電極電位をフィールド周期で切り換えることにより、従来に比して低いシステム電源電圧によつて動作する消費電力の少ない液晶ディスプレイ装置10を容易に実現することができる。

【0028】またこれにより画面上部や下部での不要輝点の発生をなくすことができる。さらにリバースチルトによるドメイン発生も有効に回避することができ、従来に比して一段と画質を高めることができる。

【0029】(2)第2の実施例

この実施例では先の実施例で用いたTFTガラス基板11に代えてTFTガラス基板21をCFガラス基板12と組み合わせた液晶ディスプレイ装置20について図5を用いて説明する。またこの液晶ディスプレイ装置20の断面構造を図6に示す。CFガラス基板12及びTFTガラス基板21は、それぞれガラス基板12A及び21A上に導電膜、絶縁膜及びポリシリコン膜が積層されて形成されている。このうちガラス基板12Aの内側表面にはブラックマスク12Bによつて囲まれたカラーフィルタ12Cが積層され、さらにその面上にポリイミド膜12Dで覆われた透明電極(ITO)12Eが形成されている。

【0030】またガラス基板21Aの内側表面にはポリシリコン薄膜21B上にゲート絶縁膜21Cを挟んでゲート電極21Dが形成された電界効果トランジスタ7と、絶縁膜21Eを挟んでCS電極21Fが形成された蓄積トランジスタCSとがそれぞれ形成されている。ここで電界効果トランジスタ7のドレイン領域にはアルミニウム電極21Gが形成され、またゲート電極21Dの上部は層間絶縁膜21Hによつて覆われている。一方、蓄積コンデンサCSの上部にも層間絶縁膜21Hで覆われている。

【0031】これら素子の上部には層間絶縁膜21Iを挟んで透明電極(ITO)21Jが積層され、この透明電極(ITO)21Jの周囲を覆うようにシリコン窒化膜21Kが積層されている。そしてこれらの表面はポリイミド膜21Lによつて保護されている。

【0032】この実施例の場合、このような断面構造を有するTFTガラス基板21には蓄積コンデンサCSへの給電専用のCSライン22が設けられており、このCSライン22に与えられる電位をCSライン駆動回路23によつて駆動するようになされている。

【0033】ここでCSライン駆動回路23は、CFガラス基板11側に形成されている対向電極駆動回路13と同期して動作し、蓄積コンデンサCSの一端に対向電極13と同電位の電圧を印加することができるようになされている。すなわちnライン目を選択するゲート電圧

(5)

特開平7-104246

7

8

VG に高電位が与えられ、その際、信号ライン8に負極性の画像信号Vsig が与えられる場合には、Pチャネル型のトランジスタを介して高電位の電圧VCOM, H をCS ライン22に与えるのに対し、信号ライン8に正極性の画像信号Vsig が与えられる場合には、Nチャネル型のトランジスタを介して低電位の電圧VCOM, L をCS ライン22に与えるようになされている。

【0034】因にCS ライン22に印加される電位は、CS ライン駆動回路23に入力されるフィールドリバースパルスVFRP によって切り換えられる。また各CS ライン22に対する電位の印加はクロックVCOM, CK1、VCOM, CK2及びスタート信号VCOM, STによって切り換えられる。

【0035】以上の構成において、nライン目のゲートラインが選択された場合における画像信号Vsig と他の制御パルス（すなわちゲートパルスVG(n)、対向電極電位VCOM(n)、CS 電位VCS）との電位関係を図7を用いて説明する。図7はCS がVCOM と接続されている場合の画素信号Vsig と対向電極VCOM の関係を示す図である。

【0036】この例の場合にも、各ゲートライン6に対向する対向共通電極13に印加される対向電圧VCOM はそれぞれ別々に制御することができ、画像信号Vsig の極性反転周期（この例の場合1フィールド）に関係なく各ゲートライン6への画像信号Vsig の書き込み開始から1フィールド期間の間同じ電圧状態を維持することができる。

【0037】従つて負極性の画像信号Vsig が与えられる場合には、ゲートラインの位置によらず、ゲートライン6に書き込み用のゲート電圧VG が与えられる直前から1フィールドの間に亘つて対向電極13及びCS ライン22に逆極性（すなわち高電位）の対向電圧VCOM, H 及びVCS, Hが与えられることになる。このようにゲート電圧VG が立ち下がつて画素の書き込みが終了した後も液晶には対向電極に対して負の電位を印加し続けることができ、次の書き込みが開始されるまでの間、電位関係を安定に保つことができる。

【0038】正極性の画像信号Vsig を書き込む場合も同様の電位関係が成り立ち、対向電極13及びCS ライン22に逆極性（すなわち低電位）の対向電圧VCOM, L 及びVCS, Lが与えられる。これによりゲート電圧VG が立ち下がつて画素の書き込みが終了した後も液晶には対向電極に対して正の電位を印加し続けることができ、次の書き込みが開始されるまでの間、電位関係を安定に保つことができる。このときの様子を各ゲートラインごとに表すと図8に示すようになる。

【0039】この結果、画面下部（すなわちフィールドの終端）付近のゲートライン6であっても、従来のように画像信号Vsig の書き込み直後に対向電圧VCOM が低電位から高電位（又は高電位から低電位）に急変するこ

ともなく蓄積コンデンサCSに蓄積されている画素電位（すなわちソース電位）が追従して変動することもない。

【0040】以上の構成によれば、走査線に対応する各ゲートライン別に対向電極VCOM の電位を制御することし、その際、信号線電位の極性反転周期に係わらず対向電極電位をフィールド周期で切り換えることにより、従来に比して低いシステム電源電圧によつて動作する消費電力の少ない液晶ディスプレイ装置20を容易に実現することができる。

【0041】またこれにより画面上部や下部での不要輝点の発生をなくすことができる。さらにリバースチルトによるドメイン発生も有効に回避することができ、従来に比して一段と画質を高めることができる。

【0042】（3）他の実施例

なお上述の実施例においては、図8（K）に示すように、画像信号Vsig の信号電位の極性を1フィールド周期ごとと反転させる場合について述べたが、本発明はこれに限らず、図9に示すように、1水平走査周期（1H）ごとに極性を反転させる場合にも広く適用し得る。因にこのとき各ゲートラインに印加される対向電圧VCOM、ゲート電圧VG 及び画像信号Vsig を図示すると図10に示すようになる。

【0043】このときnライン目のゲートラインとn+1ライン目のゲートラインとは画像信号Vsig の極性は反転することになるが、この場合にも画素への書き込みが開始されてから1フィールド期間が経過するまでの間同じ電位が印加されることになる。この結果、上述の実施例の場合と同様、消費電力の小さい液晶ディスプレイ装置を実現することができる。

【0044】

【発明の効果】上述のように本発明によれば、信号電位が与えられる透明電極と対向する対向電極を各ゲートラインごとと独立に分離して設け、当該対向電極に印加される電位を各ゲートラインごとと独立に制御できるようにする。これにより画面上におけるゲートラインの位置や信号電位の極性反転時期によらず透明電極と対向電極間に適切な電位を供給することができ、信号電位の極性反転による電位の変動分をみこして大きめに設定しなければならなかったシステム電源電圧を低くすることができ、この結果、従来に比して一段と消費電力の少ない液晶表示装置を実現することができる。

【図面の簡単な説明】

【図1】本発明による液晶ディスプレイ装置の概略構成を示す略線的斜視図である。

【図2】TFTガラス基板を示す接続図である。

【図3】CFガラス基板を示す接続図である。

【図4】各駆動信号の電位関係の説明に供する信号波形図である。

【図5】TFTガラス基板を示す接続図である。

9

【図6】液晶ディスプレイ装置の断面構造を示す断面図である。

【図7】各駆動信号の電位関係の説明に供する信号波形図である。

【図8】各ラインごとに印加される駆動信号の位相関係を示す信号波形図である。

【図9】各駆動信号の電位関係の説明に供する信号波形図である。

【図10】各駆動信号の電位関係の説明に供する信号波形図である。

【図11】従来の液晶ディスプレイ装置を示す略線的斜視図である。

(6)

特開平7-104246

10

※【図12】TFTガラス基板を示す接続図である。

【図13】対向電圧を一定とする場合における駆動信号を示す信号波形図である。

【図14】対向電圧の極性を所定期間ごとに反転させる場合における駆動信号を示す信号波形図である。

【符号の説明】

1、10、20……液晶ディスプレイ装置、2、11、21……TFTガラス基板、3、12……CFガラス基板、4……走査電極駆動回路、5……信号電極駆動回路、9、13……対向電極、14……対向電極駆動回路、23……CSライン駆動回路。

10

\*

【図1】

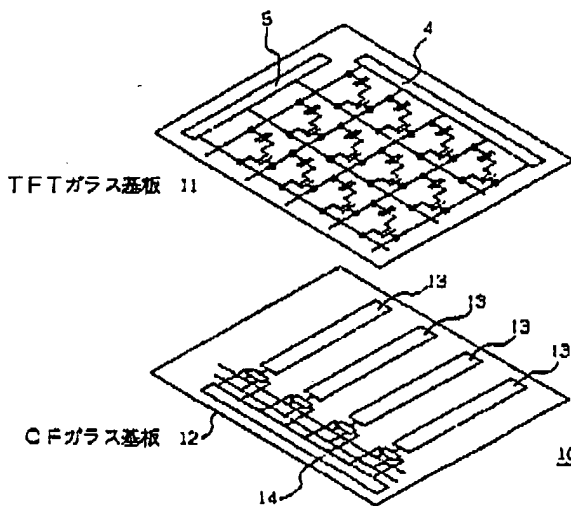
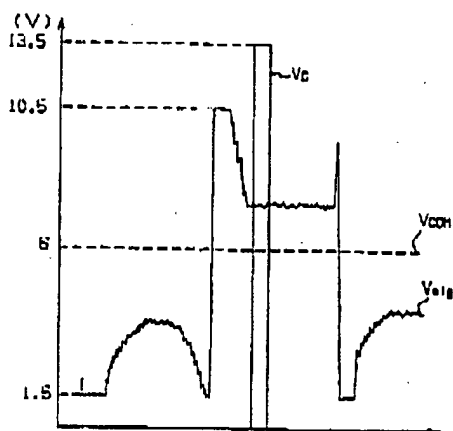
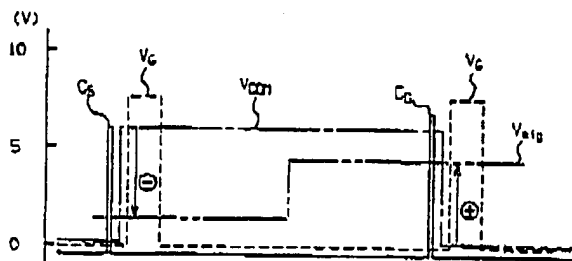


図1 液晶ディスプレイの構成

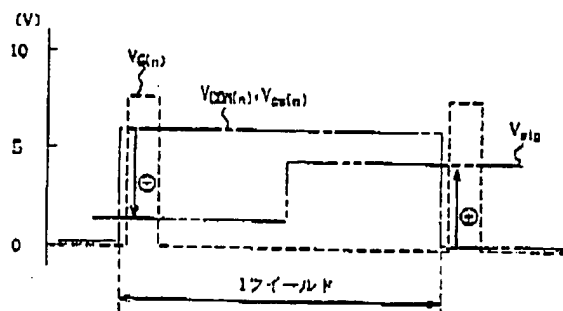
【図13】

10 液晶ディスプレイ 図13 画素信号 $V_{sig}$ と対向電極 $V_{com}$ の関係(4)

【図4】

図4 画素信号 $V_{sig}$ と対向電極 $V_{com}$ の関係(1)

【図7】

図7 画素信号 $V_{sig}$ と対向電極 $V_{com}$ の関係(2)

(7)

特開平7-104246

【図2】

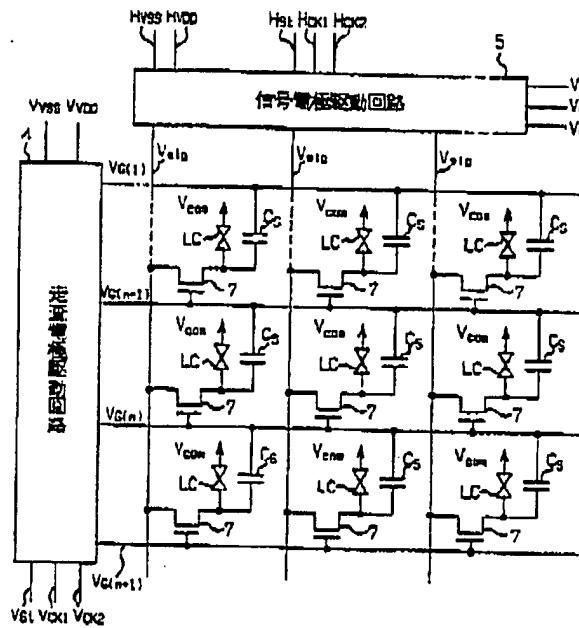


図2 TFTガラス基板

【図3】

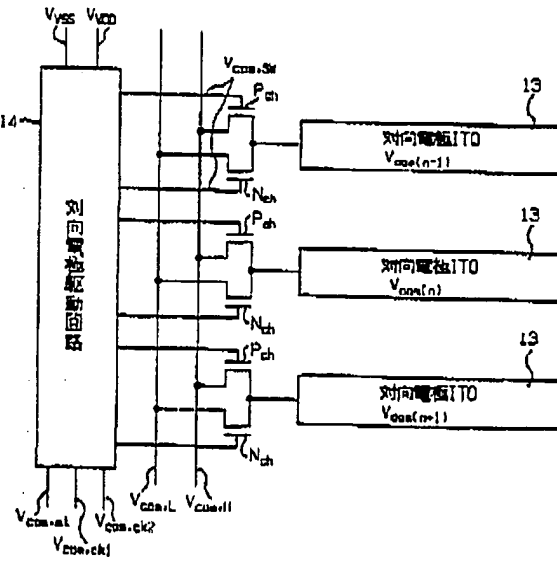


図3 CFガラス基板

【図5】

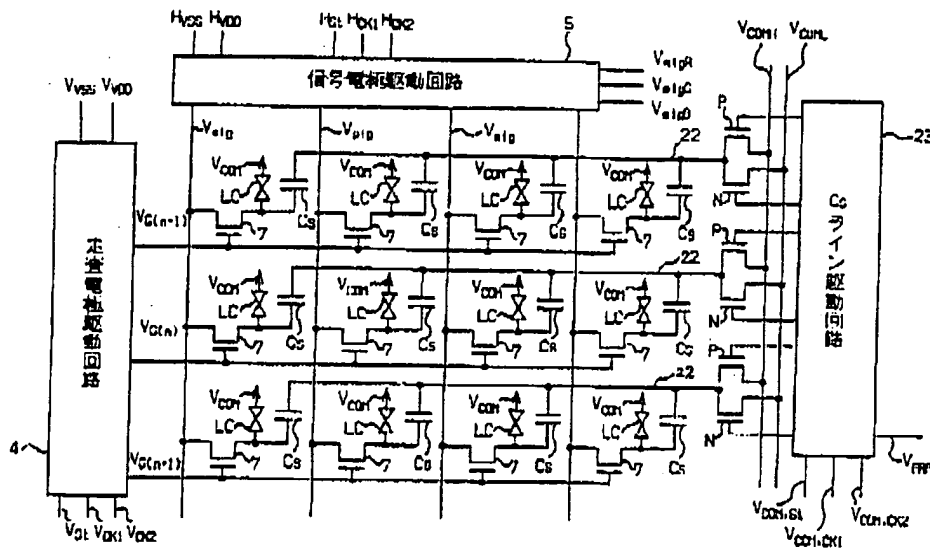


図5 TFTガラス基板

21

(8)

特開平7-104246

【図6】

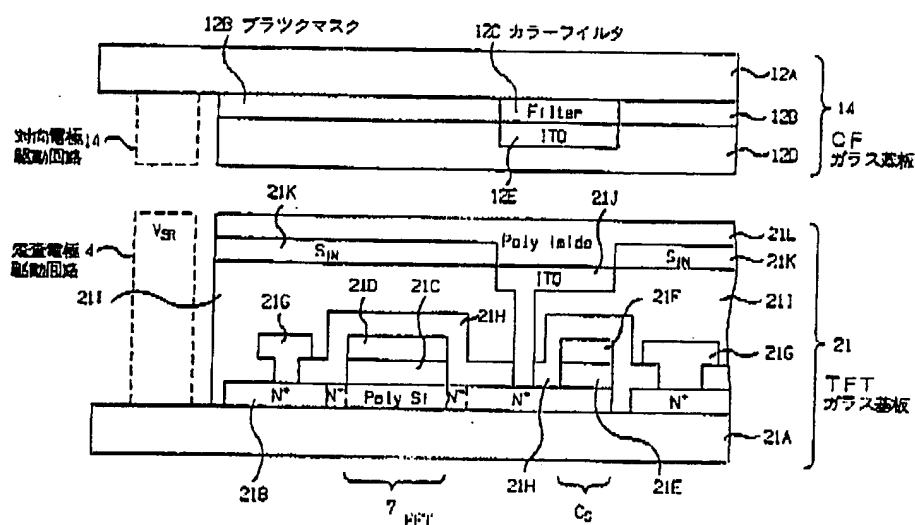


図6 液晶ディスプレイの断面構造

【図8】

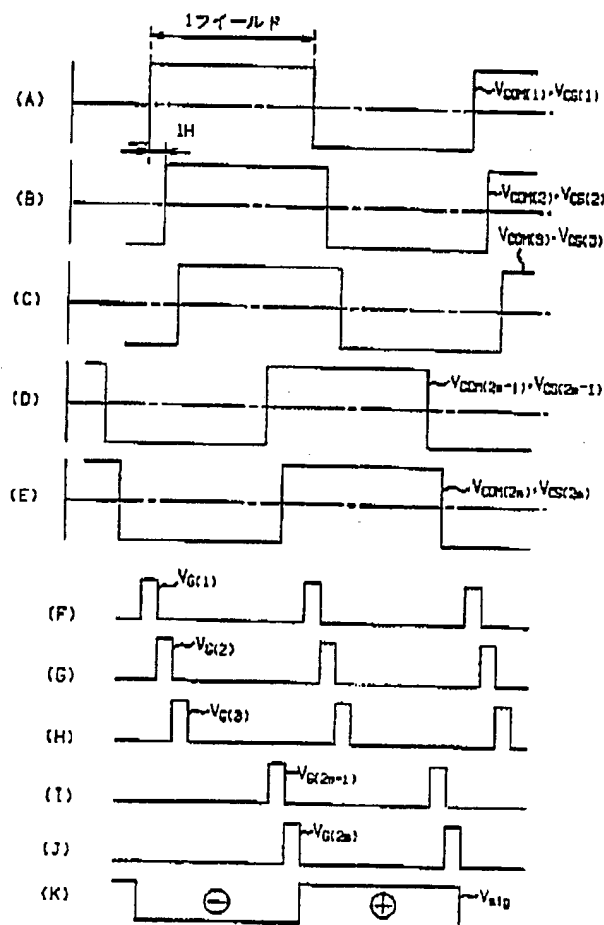
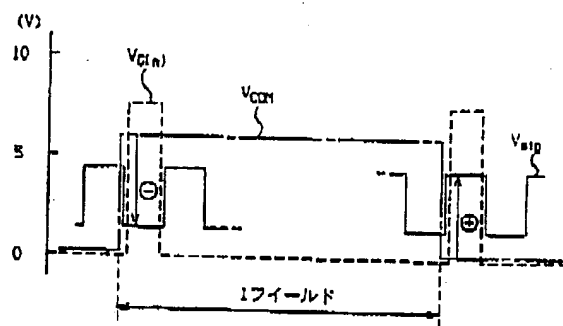
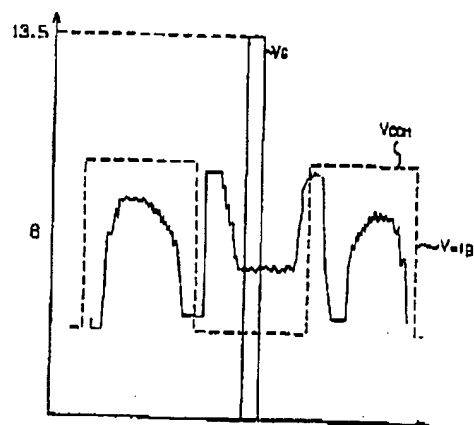


図8 駆動信号(1)

【図9】

図9 画素信号 $V_{sig}$ と対向電極 $V_{com}$ の関係(3)

【図14】

図14 画素信号 $V_{sig}$ と対向電極 $V_{com}$ の関係(5)

(9)

特開平7-104246

【図10】

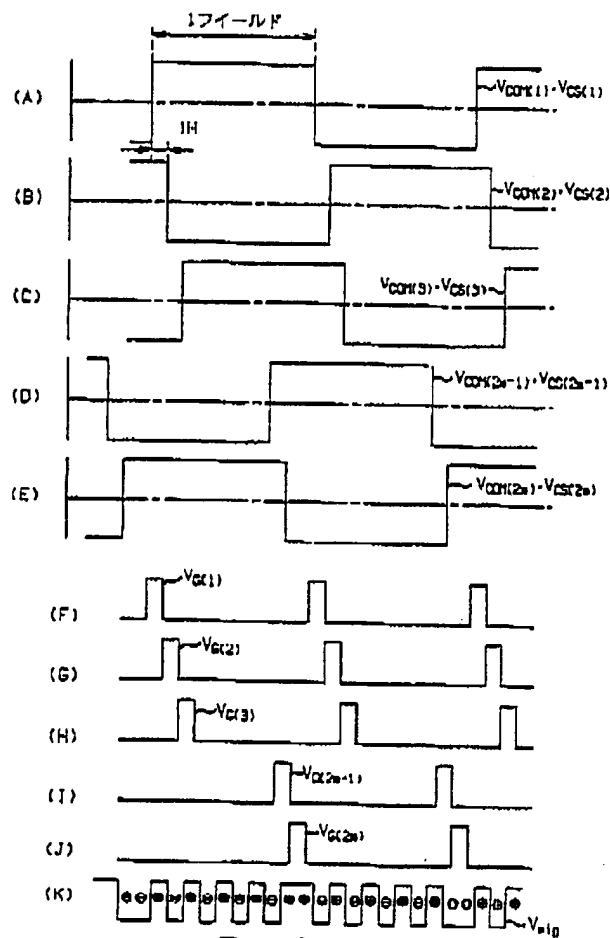


図10 駆動信号(2)

【図12】

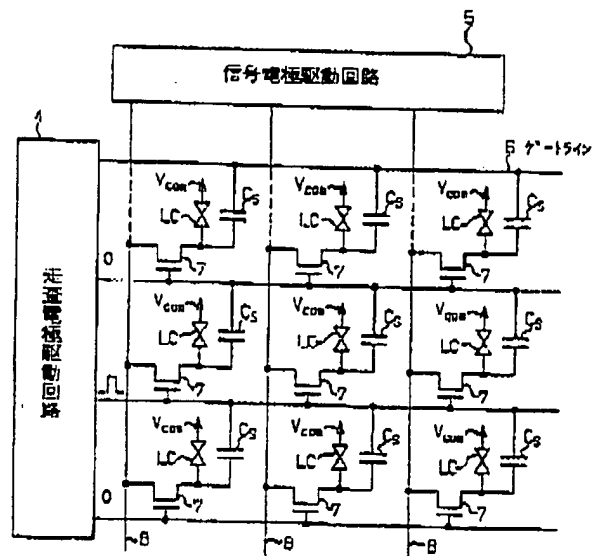


図12 TFTガラス基板

【図11】

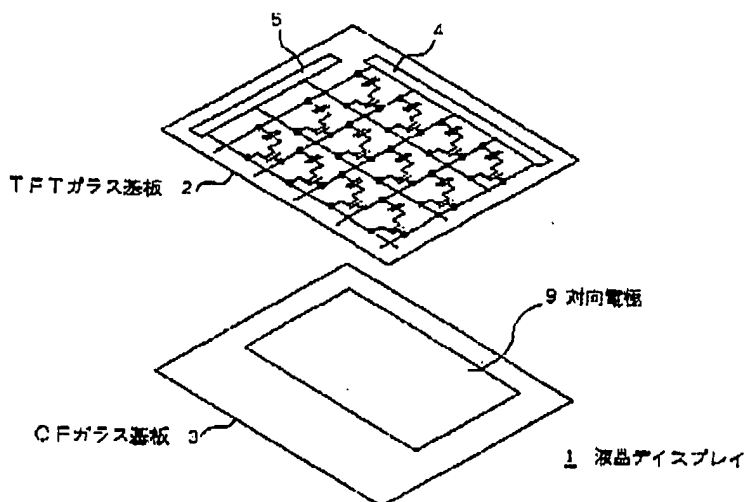


図11 従来の液晶ディスプレイ